

دانشگاه صنعتی خواجه نصیرالدین طوسی

دانشکده مهندسی برق

طراحی یک مدار کنترلر برای بهبود محدوده‌های قفل و تسخیر در یک حلقه قفل فاز

پایان‌نامه برای دریافت درجه کارشناسی ارشد
در رشته مهندسی برق گرایش مدارهای مجتمع الکترونیک

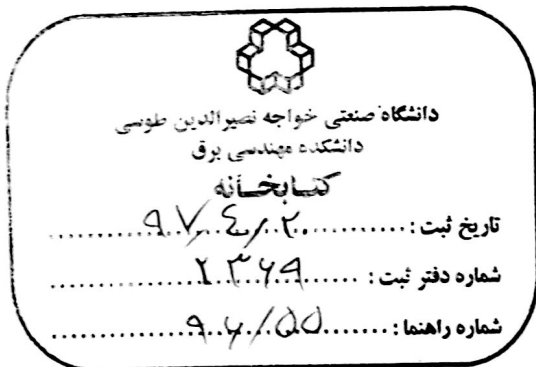
نام دانشجو

محمد امین نیک اندیش

استاد راهنما:

دکتر مهدی احسانیان

بهمن ماه ۱۳۹۶



۶

چکیده

اصطلاحات محدوده‌های قفل و تسخیر براساس مقدار انحراف فرکانس در مدارهایی استفاده می‌گردند که بر پایه حلقه قفل فاز طراحی می‌شوند. این محدوده‌ها شرایطی را بیان می‌کنند که حلقه قفل فاز می‌تواند در آن به قفل دست پیدا کند. در این پایان‌نامه یک مدار حلقه قفل فاز با گستره فرکانسی بین 5GHz تا 6/2GHz برای کاربرد IEEE 802.11ac طراحی و شبیه‌سازی شده‌است. برای داشتن گستره فرکانسی وسیع و ثابت نگه‌داشتن پارامترهای اساسی حلقه قفل فاز، نیاز به یک مدار کنترل می‌باشد. مدار کنترل پیشنهادی دارای دو بخش کالیبراسیون است؛ بخش نخست کالیبراسیون فرکانس است که مقدار کد دیجیتال بانک خازنی نوسان‌ساز کنترل‌شونده با ولتاژ را تعیین می‌کند و بخش دوم کالیبراسیون جریان تلمبه بار می‌باشد که با اندازه‌گیری مقدار بهره نوسان‌ساز، جریان تلمبه بار را تغییر می‌دهد تا به یک پهنای باند ثابت دست پیدا کند. مدار اصلی یک حلقه قفل فاز با تقسیم‌کننده مضرب‌صحیح می‌باشد که در فناوری 0/18μm استاندارد CMOS پیاده‌سازی شده‌است. این حلقه با احتساب زمان صرف شده جهت کالیبراسیون، در مدت زمان 12/5μs به قفل می‌رسد. مقدار نویز فاز با استفاده از مدار کالیبراسیون به اندازه 1/3dBc/Hz بهبود پیدا کرده است. توان مصرفی این سیستم برابر 136/9mW با ولتاژ تغذیه برابر 1/8V می‌باشد.

واژه‌های کلیدی: فرکانس‌ساز مضرب‌صحیح، محدوده قفل و تسخیر، کالیبراسیون خودکار، کالیبراسیون جریان تلمبه بار، پهنای باند ثابت.